

學年度	2011學年度第1學期						
當期課號	100A0269						
課程名稱	超大型積體電路設計						
英文名稱	Very Large Scale Integrated Circuits Design						
授課教師	呂啓彰						
課程目標	1.了解CMOS電路之物理結構、CMOS製程與積體電路設計理論與技術。						
	2.講解CMOS電路設計技術、CMOSLogic電路與CMOSIC佈局設計。						
	3.使學生具有足夠之VLSI設計理論及工業界發展之應用知識，以便符合IC設計公司人力需求。						
課程綱要	開學至期中考	1.Introduction low voltage CMOS design 2.COMS technology and Devices 3.Low power CMOSstatic logic circuits 4.BiCMOSstatic logic circuits & dynamiclogic circuits 5.Dynamic logic circuit Design 6.Low voltage dynamic logic techniques 7.Implementations strategies for digital ICs					
	期中考至期末考	1.SRAM design & DRAM design 2.BiCMOS memory and SOI memory 3.Non volatile memory and Ferroelectric RAM 4.Manchester CLA adder and PT-based CLA adder 5.Parallelandpipelined adder for low power 6.Multipliers,registerfile and cache memory 7.Projec to ralreports					
參考書籍	ReferenceBook:JohnP.Uyemura,IntroductiontoVLSICircuitsandSystems,JohnWiley&Sons,Inc.,USA,2002.						
選別	選修						
學分數	3						
上課時數	3						
面授地點	電機館5F碩士班研討室						
面授時間	星期一第5-7節						
教材名稱	Text Book 1: Jan M. Rabaey, Digital Integrated Circuits: A design perspective, Person Education, Inc., USA, 2003.						
	是否為教科書：	Y	教材種類：	一般教材	教材語系：	中文	
			作者：		書名：		出版社：
			出版日期：		版本：		ISBN：
	是否為自編教材：	N	教材種類：	一般教材	教材語系：	中文	
			是否已出版	N			
			作者：		書名：		出版社：
			出版日期：		版本：		ISBN：
是否為智財權課程：	N						
學生輔導地點	電機館215研究室						
學生輔導時間	星期一第1節至第3節、星期四第1節至第3節						
授課方式	投影片授課						
	全外語授課	N					
評量標準	期中考30%，平時分數30%，期末考40%						
修課條件							
備註							